

## PATENT ABSTRACTS OF JAPAN

(7)

(11)Publication number : 58-051583

(43)Date of publication of application : 26.03.1983

(51)Int.Cl.

H01S 3/18

(21)Application number : 56-149417

(71)Applicant : HITACHI LTD

(22)Date of filing : 24.09.1981

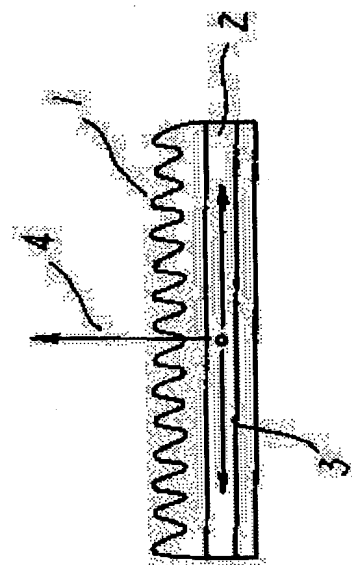
(72)Inventor : FUKUZAWA TADASHI  
NAKAMURA MICHIHARU

## (54) SEMICONDUCTOR LASER

(57)Abstract:

PURPOSE: To produce laser lights of high quality in regular mode from the surface of a semiconductor laser by forming a diffraction lattice for diffracting high order lights on the surface of a light enclosure region.

CONSTITUTION: A light 3 guided in a light waveguide 2 is emitted also in a direction vertical to the waveguide, i.e., to the surface side via a thin film diffraction lattice 1 formed on the surface of the waveguide 2 for diffracting the secondary mode light, thereby becoming a surface light 4. This surface light is obtained by the fact that the period of the uneven region of the lattice 1 is as the period of the secondary diffraction lattice. The interval of the uneven interval of the lattice is longer than the primary diffraction lattice and is shorter than the tertiary diffraction lattice. Accordingly, a surface emitting laser which oscillates with low threshold value and emits a laser light of high quality in regular mode can be obtained.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—51583

⑬ Int. Cl.<sup>3</sup>  
H 01 S 3/18

識別記号

庁内整理番号  
7377—5F

⑭ 公開 昭和58年(1983)3月26日

発明の数 1  
審査請求 未請求

(全 6 頁)

⑮ 半導体レーザ

⑯ 特 願 昭56—149417

⑰ 出 願 昭56(1981)9月24日

⑱ 発 明 者 福沢 董  
国分寺市東恋ヶ窪1丁目280番  
地株式会社日立製作所中央研究  
所内

⑲ 発 明 者 中村道治

国分寺市東恋ヶ窪1丁目280番  
地株式会社日立製作所中央研究  
所内

⑳ 出 願 人 株式会社日立製作所  
東京都千代田区丸の内1丁目5  
番1号

㉑ 代 理 人 弁理士 薄田利幸

明 細 書

発明の名称 半導体レーザ

特許請求の範囲

1. 光が閉じ込められる領域の内部に光を発生する活性領域を備え、注入電流の流れる領域の両側の上記光閉じ込め領域の表面に周期的凹凸を有する半導体レーザにおいて、上記周期的凹凸に2次の回折格子を用い、かつ、周囲に集積化された電子回路を有することを特徴とする半導体レーザ。
2. 特許請求の範囲第1項において、上記2次回折格子は同心円状の薄膜回折格子であることを特徴とする半導体レーザ。
3. 特許請求の範囲第1項において、上記2次回折格子領域の少なくとも中央部に利得保有領域を有してなることを特徴とする半導体レーザ。
4. 特許請求の範囲第1～3項において、スイッチング回路又は素子と近傍に一体化させて集積化させたことを特徴とする半導体レーザ。

発明の詳細な説明

本発明は、半導体レーザに関し、とくに、半導体レーザ・アレイ及び、半導体レーザと電気回路とを集積した素子に利用して効を奏するものである。

従来の半導体レーザは、ダブルヘテロ接合面に対し、平行にレーザ・ビームを取り出している。このことは、厚さ0.05～1μm程度の活性層の端面（一般に劈開面）にレーザ光が集中することを意味し、端面において物理的な破壊を生じる。これがレーザ出力の上限を決める原因の一つとなっている。

又、レーザ共振器を2つの劈開面で構成しているため、レーザ特性の評価は、数100μm角のチップに劈開してから、1個ずつ行なっている。プロセス管理上、多数のレーザを含むウェーハ状態のままで、レーザ特性の予備的評価を可能にすることが望まれている。

さらに、半導体レーザをマトリックス状のアレイとしたり、集積回路の任意の位置に、レーザをモノリシックに組みこむためには、劈開面を利用

したレーザは不適切である。

本発明の目的は、集積度の高い、そして光品質の高いレーザ光の得られる半導体レーザを提供することにある。

上記目的を達成するための本発明の構成は、光閉じ込め領域の表面に2次のモード光を回折する回折格子を設け、かつ周囲に集積化された電子回路を有する。

本発明は、第1図の要部断面模型図に示される様に、光導波路2内で導波される光は、該導波路2の表面に設けられた2次のモード光を回折する薄膜回折格子1によつて、光は該導波路に垂直な方向、即ち、表面側にも放射され表面光4となる。この表面光4は、上記回折格子1の凹凸領域の周期を2次の回折格子の周期とすることで得られる。この周期より短い表面光の発生しない回折格子は1次回折格子又は、3次以上の回折格子は、本発明に適さない。一次の回折格子では、面方向にレーザ出力を得ることができないし、又3次以上では、垂直方向以外の出射成分を持ち、ロスとなる

いわゆるダブルヘテロ構造により、光と電子の閉じ込めを行なう。回折格子は、8と9の境界に形成し、導波路2に対し、2次の回折格子となる様に周期的に間隔が設けられている。なお、光導波路に対し、基板側の層7を2分割し、層8及び9と同等の役割をもたせた上で8及び9を同一組成物とし、光導波路2と、回折格子5との上下関係を逆にしたものも同様に可能である。これに就いては後述する。

11は、9と同じ導電性を有する半導体層で、層9が酸化されやすい場合に付加させる半導体層であり、12は、オーミック電極である。14は、6に対するオーミック電極である。10は、導波光に対し、透明な保護膜である。

この案子の上平面図が前記第3図に示されている。電圧を12と14間に順方向に印加することで、円形電極12の下の部分の光導波路15に、電子及び正孔が注入され、レーザの利得を与える領域15となる。導波光のうち、円状の回折格子と結合するモードを、回折格子に垂直に入射する

からである。

すなわち、本発明の回折格子の凹凸間隔は、1次回折格子よりも長く、3次回折格子よりも短くすることが肝要である。このため、低しきい値で発振し、光モードの揃った高品質のレーザ光を照射する面発光レーザが得られた。以下、図面を用いて詳述する。

第2図、および第3図は、本発明の一実施例としての半導体レーザの要部の概略断面図、および平面図である。図において、この回折格子1が薄膜導波路2の上に同心円状に形成されている。図において同心円状の回折格子が5で示されている。上記第2図は、本発明のレーザを、回折格子の中心で切断した断面図である。半導体基板6上に、6と同じ導電型でかつ光導波路2よりも、高いバンドギャップを有する半導体層7、アンドロプスは、 $n$ 型又は $p$ 型の半導体層2、7と反対の導電型を有し、かつ2より高いバンドギャップを持つ半導体層8、8と同じ導電型を持ち、8より高いバンドギャップを有する半導体層9をのせ、い

モード16と、斜入射するモード17とに分類する。モード16は、回折格子で分布帰還をうけ、<sup>と同じ経路</sup>往路を通つて戻るため、レーザ利得を有する領域15を通り、増巾され、発振にいたる。一方、競合するモード17は、回折格子で、斜めに反射され、入射角 $\theta$ と同じ角度で回折される。この様子を拡大させても第4図に示す。また、この入射角と、回折の強さの関係を第5図に示す。縦軸は、結合係数 $K$ の絶対値で、回折効率 $R$ とは、

$$R \propto \tan^2(K)$$

という関係にある。図中で、18は、回折格子に入射する光がTE<sub>0</sub>モードで、回折される光が、同じくTE<sub>0</sub>モードで出ていく場合、19は、TE<sub>0</sub>モードで入射した光がTE<sub>0</sub>モードに変換される場合、20は、TE<sub>0</sub>モードがTE<sub>0</sub>モードで出ていく場合を示す。図から明らかなように、入射角がゼロでTE<sub>0</sub>モードの場合の回折が一番効率よく起ることを示している。これは、前に述べた回折格子の中心を通るモード16に相当する。TE<sub>0</sub>モードで、入射角 $\theta$ が大きくなるにつれ、

回折効率は低下し、第3図21で示した様に回折光が広がりを持ち、レーザ利得を持つ領域15を通る量が少なくなる。とくに $\theta = 45^\circ$ の場合には、光は回折されることなくそのまま格子の外へ出る。このため、モード16以外は、きわめて高い発振しきい値となり、モード16のみがレーザ発振を起す。モード17において、TMモードに変換されたものおよび、TMモードで初めから伝播したモードは、入射角 $45^\circ$ 近くで、TEモードに近い回折効率となるが、利得領域の外周付近を通るため十分な利得を得ることができない。

さらにTMモードを強く抑制するには、電極12を、層9に張りこませ、12を導波路2に近づけることで、TEモードはそのまま、TMモードのみ吸収させる機能を電極部に持たせることができる。

以上の様に、この光導波路中で安定にレーザ発振するモードは回折格子に対し、垂直に入射するモード16のみとなり、単一モード発振となる。

れた回折格子の周期は、 $0.24 \mu\text{m}$ とし、エッチングにより、8上に深さ $0.06 \mu\text{m}$ の回折格子を形成した。この回折格子の周期は1次光のみを回折する回折格子の周期の約2倍で2次光を回折する。

12は、Cr, Ti, Auを積層した電極、10は、CVD法(化学的気相成長方法)で形成した $\text{SiO}_2$ 膜、14は、AuGeNiアロイト、Auを積層した電極である。

77Kにおいて、レーザ発振のしきい電流値は15mAで、最大出力50mWのレーザ光が、ウェーハ一面に対し、垂直方向に得られた。

#### 実施例2

第6図は本発明の他の実施例としての半導体レーザの概略断面図である。図面の符号は前記実施例の第2図に対応する。

n型InP基板6に同心円状の回折格子を直接形成し、その上に $\text{In}_{1-x}\text{Ga}_x\text{As}$ ,  $\text{P}_{1-y}$  ( $x=0.18$ ,  $y=0.40$ ) 層8、レーザ活性層アンドープ $\text{In}_{1-x}\text{Ga}_x\text{As}$ ,  $\text{P}_{1-y}$  ( $x=0.27$ ,  $y=0.59$ )

このモードは、前記第1図に示した様に導波路の面内に進む光と、垂直方向に出射する光にわけられるが、横方向に進む光は、回折格子により、分布帰還を受け、同心円状の回折格子外に抜けることができず、レーザ光は、垂直方向にのみ、出射する。以下再び第2図を用いて実施例を説明する。

#### 実施例1

第2図において、GaAs (n型) 基板6上に、 $\text{n-Ga}_{0.7}\text{Al}_{0.3}\text{As}$  (厚さ $1 \mu\text{m}$ ) : 7, レーザ活性層 (n型-GaAs, 厚さ $0.1 \mu\text{m}$ ) : 2, 薄膜回折格子層 (p型 $\text{Ga}_{0.3}\text{Al}_{0.7}\text{As}$  層 $0.3 \mu\text{m}$ ) : 8, p型 $\text{Ga}_{0.7}\text{Al}_{0.3}\text{As}$  層 (厚さ $1 \mu\text{m}$ ) : 9, p型GaAs層 $0.3 \mu\text{m}$ を作製するにあたり、まず、8まで結晶成長を行つたのち、同心円状のグレーティングを作製し、その上に9, 11を結晶成長させた。

グレーティングの形成は、コンピュータ制御イオンビーム描画装置において、ビームの位置決めを行なつた後、円運動を行なう様にX軸、Y軸にそれぞれ外部信号を印加した。レジストに形成さ

: 2, p-InPクラッド層9を順次メタル・オーガニックCVD法(一般にMOCVD法)で成長する。12は、p側電極、14はn側電極である。12の下は、リセス構造となつており、2を導波されるTMモードに対するモードフィルタと、p側電極とが兼用されている。

n側電極14は、同心円状グレーティングの下の部分除去されて、21で示した様に、InPがむき出しになつており、レーザ光22を、外部に取り出すことができる。

レーザは、波長 $1.3 \mu\text{m}$ で発振し、最大出力は70mWであつた。

同様に、層8を $\text{In}_{0.33}\text{Ga}_{0.67}\text{As}_{0.9}\text{P}_{0.1}$ とし、層2を $\text{In}_{0.33}\text{Ga}_{0.67}\text{As}_{0.9}\text{P}_{0.1}$ として、波長 $1.6 \mu\text{m}$ のレーザを発振させた。

#### 実施例3

第7図に示した加算回路の出力を面発光レーザの光として取り出すことができる「光・電気集積回路」を作製した。第8図に本回路の最終段のFETと、レーザ部分の断面を示す。なお、図面

の符号は第2図と同じである。

半絶縁性GaAs基板23にイオン打込法により、 $n^+$ 領域(オーミック電極用)と $n$ 領域(FETチャネル用)を形成する。次いで、分子線エビタキシャル法で $n$ -Ga<sub>0.9</sub>Al<sub>0.1</sub>As層7及び、レーザ活性層2、薄膜回折格子層8、キャップ層9を実施例1で述べた方法で作製し、レーザ部分以外をエッチングにより除去する。オーミック電極27を $n^+$ 領域の上に形成し、ゲート電極26と、レーザのP側電極12とを同時に、形成する。レーザの $n$ 側と、FETのドレイン側は、 $n^+$ 領域で接続されている。次いで、各素子間を配線用電極で接続する。A、B、Cの入力の内2個が高電圧となることで、桁上げのビットを発生し、レーザが発振する。

#### 実施例4

第9図は本発明の更に他の実施例である。本例は、前記第8図で示した $n$ -GaAsウェーハ28上に実施例1で述べたレーザと同型の面発光レーザ29をマトリクスアレイ状に400個配

置したものである。レーザのP側電極30をすべて電極31につなぎ、並列接続とした。本例では、1000のパルス巾で、20Wの出力が得られた。

本発明においては、更に種々の改良、及び、変形が可能である。例えば、実施例3で示した論理回路を液体窒素で冷却し、半導体レーザに対向接続した光ファイバで、演算結果を液体窒素中から取り出すことも可能である。また、同心円状グレーティングを、X線リソグラフィで、作製しても全く同様に形成される。

以上、詳述した様に、本発明は、光閉じ込め領域の表面に、高次光を回折する回折格子を設けることにより、モードの揃った高品質のレーザ光が表面から取り出せ得るようにした点、工業的利益大なるものである。

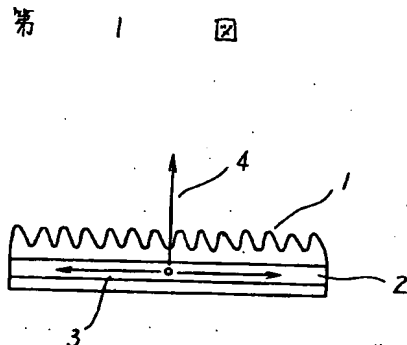
図面の簡単な説明

第1図は本発明の原理を説明するための概略模型断面図、第2図は本発明の一実施例としての半導体レーザの概略断面図、第3図は第2図の部分平面図、第4図は本発明を説明するための概念図、

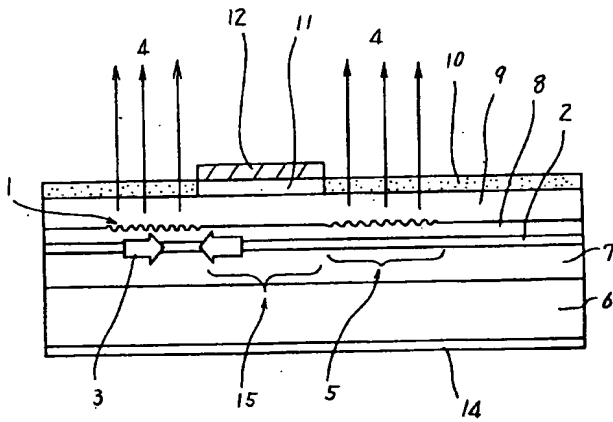
第5図は本発明を説明するための特性図、第6図は本発明の他の実施例としての半導体レーザの概略断面図、第7図は本発明に使用される電気回路図、第8図は本発明のさらに他の実施例としての半導体レーザの概略断面図、第9図は本発明の更に他の実施例としての半導体レーザの概略平面図である。

1…回折格子、2…薄膜光導波路、3…導波光、4…表面光、5…回折格子(同心円状)、6…基板、7…光導波路、8、9、11…半導体層、10…保護膜、12…電極。

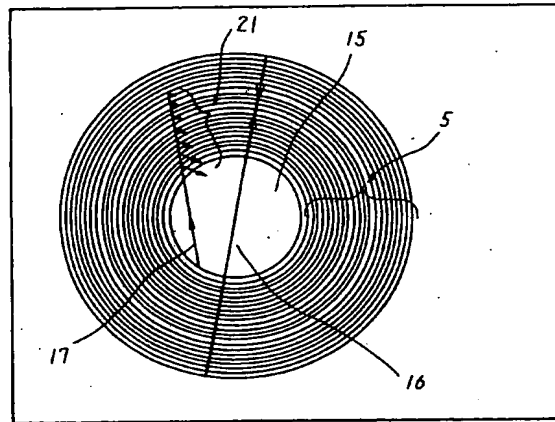
代理人 弁理士 薄田利幸印



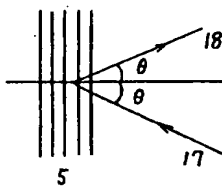
第 2 図



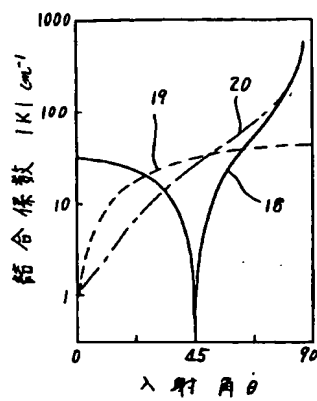
第 3 図



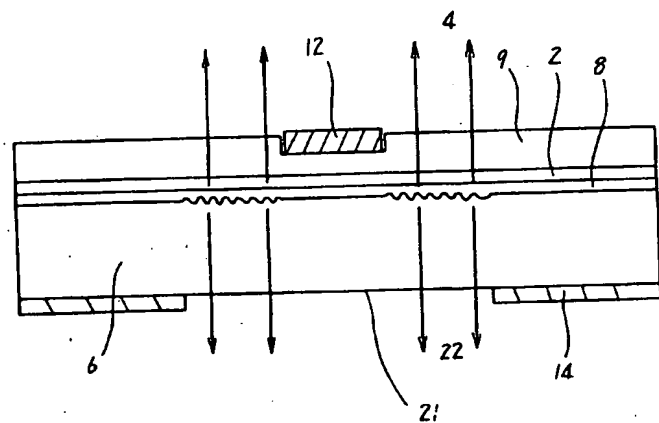
第 4 図



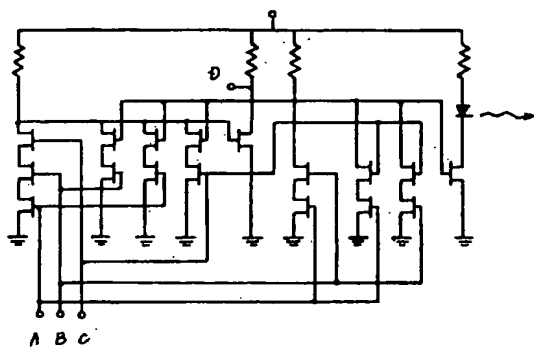
第 5 図



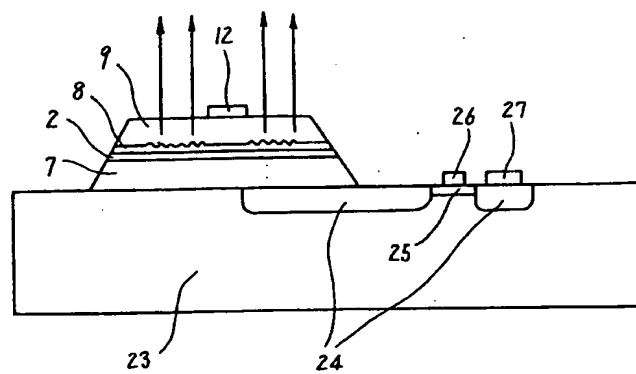
第 6 図



第 7 図



第 8 図



第 9 図

